

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Toshiyuki OKAYASU Art Unit :
Serial No.: Examiner :
Filed : HEREWITH
Title : TIMING GENERATOR, SEMICONDUCTOR TEST APPARATUS, AND
 TIMING GENERATING METHOD

Commissioner for Patents
P. O. Box 1450
Alexandria, Virginia 22313-1450

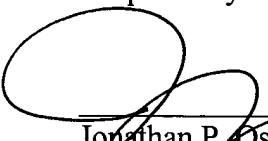
TRANSMITTAL OF PRIORITY DOCUMENT(S) UNDER 35 U.S.C. 119

Applicants hereby confirm their claim of priority under 35 U.S.C. 119 from Japanese Application No. 2001-326500 filed on October 24, 2001. A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges not covered, or any credits, to Deposit Account 50-0591 (Reference Number 02008.157001).

Date: 4/2/01

Respectfully submitted,



Jonathan P. Osha, Reg. No. 33,986
OSHA & MAY L.L.P.
1221 McKinney Street, Suite 2800
Houston, Texas 77010
Telephone: (713) 228-8600
Facsimile: (713) 228-8778

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日 2001年10月24日
Date of Application:

出願番号 特願2001-326500
Application Number:

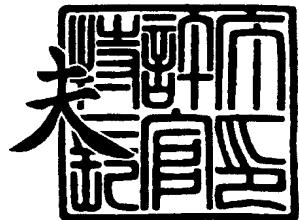
[ST. 10/C] : [JP2001-326500]

出願人 株式会社アドバンテスト
Applicant(s):

2004年 2月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康



出証番号 出証特2004-3010240

【書類名】 特許願
【整理番号】 8616
【提出日】 平成13年10月24日
【あて先】 特許庁長官 殿
【国際特許分類】 H03K
【発明の名称】 タイミング発生器、半導体試験装置、及びタイミング発生方法
【請求項の数】 11
【発明者】
【住所又は居所】 東京都練馬区旭町1丁目32番1号株式会社アドバンテスト内
【氏名】 岡安 俊幸
【特許出願人】
【識別番号】 390005175
【氏名又は名称】 株式会社アドバンテスト
【代理人】
【識別番号】 100104156
【弁理士】
【氏名又は名称】 龍華 明裕
【電話番号】 (03)5366-7377
【手数料の表示】
【予納台帳番号】 053394
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 タイミング発生器、半導体試験装置、及びタイミング発生方法

【特許請求の範囲】

【請求項 1】 基準信号を所定の時間遅延させた、タイミング信号を発生するタイミング発生器であつて、

所定の周波数の前記基準信号を発生する基準信号発生部と、

前記基準信号発生部が発生した、前記基準信号の周波数を変調させる変調部と

前記基準信号が入力され、前記基準信号を所定の時間遅延させた、前記タイミング信号を出力する可変遅延回路部と、

前記可変遅延回路部の遅延量を測定する遅延量測定部と
を備えることを特徴とするタイミング発生器。

【請求項 2】 前記基準信号発生部は、前記可変遅延回路部を含む他の回路に、前記基準信号を供給することを特徴とする請求項 1 に記載のタイミング発生器。

【請求項 3】 前記変調部は、前記基準信号の周波数を、所定の時間連続して変調させることを特徴とする請求項 1 又は 2 に記載のタイミング発生器。

【請求項 4】 前記遅延量測定部が測定した前記遅延量に基づいて、前記可変遅延回路部の遅延量を制御する制御部を更に備えることを特徴とする請求項 1 から 3 のいずれかに記載のタイミング発生器。

【請求項 5】 前記遅延量測定部は、
前記タイミング信号を前記可変遅延回路部の入力にフィードバックする信号帰還部を有し、

前記遅延量測定部は、前記信号帰還部が前記可変遅延回路部に、前記タイミング信号をフィードバックすることによって発振する発振信号の周波数を測定し、測定した前記発振信号の周波数に基づいて前記可変遅延回路部の遅延量を算出することを特徴とする請求項 1 から 4 のいずれかに記載のタイミング発生器。

【請求項 6】 前記変調部は、

2つの信号が入力され、前記2つの信号の周波数差に基づく電圧値の位相差信

号を出力する位相差比較器と、

前記位相差信号に、所定の変調信号を重畠する重畠部と、

前記変調信号が重畠された前記位相差信号が入力され、前記位相差信号の前記電圧値に比例して周波数が増減する出力信号を出力する電圧制御可変周波数発振器と、

前記出力信号の周期を整数倍して、前記位相差比較器の第1の入力にフィードバックする分周器とを有し、

前記基準信号は、前記位相差比較器の第2の入力に入力されることを特徴とする請求項1から5のいずれかに記載のタイミング発生器。

【請求項7】 前記重畠部は、所定の時間連続して電圧値が変化する前記変調信号を前記位相差信号に重畠することを特徴とする請求項6に記載のタイミング発生器。

【請求項8】 半導体デバイスを試験する試験装置であって、

所定の周波数の基準信号及び、前記半導体デバイスを試験する試験信号を発生するパターン発生部と、

前記基準信号が入力され、前記基準信号を所定の時間遅延させたタイミング信号を出力するタイミング発生器と、

前記試験信号及び前記タイミング信号が入力され、前記試験信号を前記タイミング信号に基づいて遅延させた整形信号を前記半導体デバイスに供給する波形整形器と、

前記整形信号に基づく前記半導体デバイスからの出力信号を受け取り、前記出力信号に基づいて前記半導体デバイスの良否を判定する判定部とを備え、

前記タイミング発生器は、前記パターン発生部が発生した、前記基準信号の周波数を変調させる変調部と、

前記基準信号が入力され、前記基準信号を所定の時間遅延させた、前記タイミング信号を出力する可変遅延回路部と、

前記可変遅延回路部の遅延量を測定する遅延量測定部とを有することを特徴とする試験装置。

【請求項 9】 基準信号を所定の時間遅延させた、タイミング信号を発生するタイミング発生方法であって、

所定の周波数の前記基準信号を発生する基準信号発生段階と、
前記基準信号発生段階が発生した、前記基準信号の周波数を変調させる変調段階と、

前記基準信号が入力され、前記基準信号を所定の時間遅延させた、前記タイミング信号を出力する遅延段階と、

前記遅延段階における遅延量を測定する遅延量測定段階と
を備えることを特徴とするタイミング発生方法。

【請求項 10】 前記遅延量測定段階において測定した前記遅延量に基づいて、前記遅延段階における遅延量を制御する、制御段階を更に備えることを特徴とする請求項 9 に記載のタイミング発生方法。

【請求項 11】 前記遅延量測定段階は、
前記タイミング信号を前記遅延段階における入力にフィードバックする信号帰還段階を有し、

前記遅延量測定段階は、前記信号帰還段階が前記遅延段階に、前記タイミング信号をフィードバックすることによって発振する発振信号の周波数を測定し、測定した前記発振信号の周波数に基づいて前記遅延段階の遅延量を算出することを特徴とする請求項 9 又は 10
に記載のタイミング発生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基準信号を所定の時間遅延させたタイミング信号を発生させるタイミング発生器、半導体試験装置及びタイミング発生方法に関する。特に、基準信号の遅延量を精度良く測定し、遅延量を制御するタイミング発生器、半導体試験装置及びタイミング発生方法に関する。

【0002】

【従来の技術】

図1は、従来のタイミング発生器100を示す。タイミング発生器100は、基準信号発生部10、選択部12、可変遅延回路部14、制御回路16、波形整形回路32及び、周波数カウンタ18を備える。タイミング発生器100は、例えば半導体を試験する半導体試験装置に用いられる。

【0003】

基準信号発生部10は、所定の周波数の基準信号を発生し、基準信号を選択部12及び制御回路16に供給する。また、基準信号発生部10は、例えばタイミング発生器100が半導体試験装置に用いられている場合、半導体試験装置の他の部分にも基準信号を供給する。選択部12は、基準信号発生部12から供給された基準信号と、波形整形回路32が出力する信号のいずれかを選択して可変遅延回路部14に入力する。可変遅延回路部14は、選択部12によって選択された信号を、所定の時間遅延して出力する。制御部16は、可変遅延回路部14の遅延量を制御する。

【0004】

タイミング発生器100は、最初に可変遅延回路部14の遅延量が所望の遅延量であるか否かを測定する。図1に示すように、タイミング発生器100にスタートパルスが入力される。選択部12は、経路Bを選択し、可変遅延回路部14の出力が、可変遅延回路部14の入力にフィードバックされるループを形成する。当該スタートパルスは、形成された当該ループを周回する。当該スタートパルスは、当該ループを周回する毎に、可変遅延回路部14により所定の遅延量で遅延される。すなわち、当該ループには、周期が可変遅延回路部14の遅延量にはほぼ等しい発振信号が生成される。

【0005】

従来のタイミング発生器100は、当該ループにおける発振信号の周波数を測定することにより、可変遅延回路部14の遅延量を算出することができる。周波数カウンタ18は、当該ループにおける発振信号の周回数を測定するカウンタである。周波数カウンタ18が測定した周回数に基づいてフィードバックのループにおける信号の周波数、すなわち可変遅延回路部14の遅延量を算出する。算出した遅延量に基づいて、制御部16は、可変遅延回路部14の遅延量を所望の遅

延量に制御する。

【0006】

通常、可変遅延回路部14の遅延量を所望の遅延量に対して精密に合わせる必要があるため、可変遲延回路部14の遲延設定値を変化させながら、それぞれの遲延設定値に対する当該ループにおける発振周期を算出する。遲延設定値の変化に応じた遲延変化量の期待値と、当該発振周期の変化量とが一致するように、制御部16は、可変遲延回路部14の遲延量を制御する。これにより、可変遲延回路部14以外の回路による遲延時間等の、一定のオフセットとして存在する遲延時間は計算上キャンセルできる。但し、以降の説明においては、説明を明解にするため、当該ループにおける当該オフセット遲延量は零であるとする。

【0007】

可変遲延回路部14の遲延量を調整した後、選択部12は、経路Aを選択し、基準信号発生部10が発生する基準信号を可変遲延回路部14に入力する。可変遲延回路部14は、入力された当該基準信号を調整された遲延量で遲延し、出力する。

【0008】

【発明が解決しようとする課題】

しかし、従来のタイミング発生器100は、基準信号発生部10は、例えば半導体試験装置に使用されている場合、他の部分にも基準信号を供給するため、当該他の部分に供給された基準信号のノイズが当該ループにおける発振信号に影響を与える。このため、当該ループにおける発振信号の周波数を精度良く測定することが困難であった。例えば、当該基準信号の周期と、可変遲延回路部14の遲延量とが近い値を取る場合、タイミング発生器100のフィードバックのループにおける信号の周期は、当該基準信号の周期に等しくなる。いわゆる吸い込み現象である。以下吸い込み現象について説明する。

【0009】

図2は、吸い込み現象についての説明図である。基準信号発生器10が発生する基準信号は、図2(a)に示すように、周期T₁の矩形波信号である。また周期T₁は、可変遲延回路部14の遲延量T₂より僅かに小さい値とする。図2(

a) に示す基準信号により、例えば図2 (b) に示すようなノイズが当該ループにおける発振信号に重畠される。

【0010】

ループに供給されたスタートパルスによる発振信号は、当該ノイズの影響を無視した場合、図2 (c) に示すように、周期が可変遅延回路部14の遅延量 T_2 にはほぼ等しい発振信号となる。つまり、図2 (c) に示した発振信号の周期を測定すれば、可変遅延回路部14の遅延量 T_2 を算出することができる。しかし、実際には、図2 (b) に示したノイズの影響により、当該ループの周期は、可変遅延回路部14の遅延量 T_2 と、異なる値を取ってしまう。

【0011】

図2 (d) は、図2 (c) に示す発振信号に図2 (b) のノイズが重畠された場合の、当該ループにおける発振信号を示す。まず、図2 (c) の矩形波22cに示されるスタートパルスがタイミング発生器100に与えられる。スタートパルスは一例として、基準信号の1つの矩形波と同期しているものとする。スタートパルスによる矩形波22cにノイズが重畠されたものが矩形波22dである。矩形波22dは、波形成形器32により整形され、選択部12を介して可変遅延回路部14に入力される。整形された矩形波22dは、可変遅延回路部14により所定の時間遅延され、図2 (b) のノイズが重畠された矩形波24dとなる。矩形波22dと、矩形波24dとの周期を T_3 とすると、周期 T_3 は、可変遅延回路部14の遅延量 T_2 と等しくなるはずであるが、重畠されたノイズの影響により異なる値をとる。この場合は、ノイズの周期 T_1 が可変遅延回路部14の遅延量より僅かに小さい値をとるため、周期 T_1 に近い値、 $T_2 - \alpha$ となる。矩形波24dは、波形整形器32により整形され、図2 (e) に示す矩形波24eとなる。図2 (e) は、図2 (d) に示した信号を整形した信号を示す。矩形波24eは、遅延回路部14により遅延され、ノイズが重畠された矩形波26dとなる。矩形波26dは、矩形波24cではなく、矩形波24eを可変遅延回路部14により遅延させた信号である。また、矩形波26dは、矩形波24eを、可変遅延回路部14の遅延量 T_2 だけ遅延した信号であるが、ノイズの影響により、その遅延量は、 $T_2 - \alpha$ よりもさらに T_1 に近い値となる。

【0012】

以上のループを繰り返すことにより、発振信号の周期は、基準信号の周期に近づいていく。ある程度の回数繰り返すことにより、発振信号の周期は平衡状態に達する。つまり、基準信号の周期と、可変遅延回路部14の遅延量が近い値を取り、基準信号の周期が一定である場合、当該発振信号の周期に対する、当該基準信号によるノイズの影響は、平衡状態に達するまで蓄積される。基準信号の周期と、可変遅延回路部14の遅延量とが、近い値であるため、平衡状態に達した発振信号の周期は、基準信号によるノイズの影響を受け続け、基準信号の周期と同一の周期を取り続ける。平衡状態に達した発振信号の周期は、基準信号の周期とほぼ等しい値となる。このため、発振信号の周期と、可変遅延回路部14の遅延量との間に誤差が生じ、精度よく可変遅延回路部14の遅延量 T_2 を算出することが困難である。そのため、可変遅延回路部14の遅延量を精度良く制御することが困難となる。また、タイミング発生器100が、半導体試験装置に用いられている場合、半導体デバイスを精度良く試験することが困難となる。

【0013】

そこで本発明は、上記の課題を解決することのできるタイミング発生器、半導体試験装置及びタイミング発生方法を提供することを目的とする。この目的は、特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【0014】

【課題を解決するための手段】

上記課題を解決するために、本発明の第1の形態においては、基準信号を所定の時間遅延させた、タイミング信号を発生するタイミング発生器であって、所定の周波数の基準信号を発生する基準信号発生部と、基準信号発生部が発生した、基準信号の周波数を変調させる変調部と、基準信号が入力され、基準信号を所定の時間遅延させた、タイミング信号を出力する可変遅延回路部と、可変遅延回路部の遅延量を測定する遅延量測定部とを備えることを特徴とするタイミング発生器を提供する。

【0015】

基準信号発生部は基準信号を、可変遅延回路部と電源を共にする他の回路に基づく信号を供給してもよい。また、変調部は、基準信号の周波数を、所定の時間連続して変調させてもよい。また、タイミング発生器は、遅延量測定部が測定した、遅延量に基づいて、可変遅延回路部の遅延量を制御する、制御部を更に備えてもよい。遅延量測定部は、タイミング信号を可変遅延回路部の入力にフィードバックする信号帰還部を有し、遅延量測定部は、信号帰還部が可変遅延回路部に、タイミング信号をフィードバックすることによって発振する発振信号の周波数を測定し、測定した発振信号の周波数に基づいて可変遅延回路部の遅延量を算出してもよい。

【0016】

変調部は、2つの信号が入力され、2つの信号の周波数差に基づいた電圧値の位相差信号を出力する位相差比較器と、位相差信号に、所定の変調信号を重畠する重畠部と、変調信号が重畠された位相差信号が入力され、位相差信号の電圧値に比例して周波数が増減する出力信号を出力する電圧制御可変周波数発振器と、出力信号の周期を整数倍して、位相差比較器の第1の入力にフィードバックする分周器とを有し、基準信号は、位相差比較器の第2の入力に入力されてもよい。また、重畠部は、所定の時間連続して電圧値が変化する変調信号を位相差信号に重畠してもよい。

【0017】

本発明の第2の形態においては、半導体デバイスを試験する試験装置であって、所定の周波数の基準信号及び、半導体デバイスを試験する試験信号を発生するパターン発生部と、基準信号が入力され、基準信号を所定の時間遅延させたタイミング信号を出力するタイミング発生器と、試験信号及びタイミング信号が入力され、試験信号をタイミング信号に基づいて遅延させた整形信号を半導体デバイスに供給する波形整形器と、整形信号に基づく半導体デバイスからの出力信号を受け取り、出力信号に基づいて半導体デバイスの良否を判定する判定部とを備え、タイミング発生器は、パターン発生部が発生した、基準信号の周波数を変調させる変調部と、基準信号が入力され、基準信号を所定の時間遅延させた、タイミング信号を出力する可変遅延回路部と、可変遅延回路部の遅延量を測定する遅延

量測定部とを有することを特徴とする試験装置を提供する。

【0018】

本発明の第3の形態においては、基準信号を所定の時間遅延させた、タイミング信号を発生するタイミング発生方法であって、所定の周波数の基準信号を発生する基準信号発生段階と、基準信号発生段階が発生した、基準信号の周波数を変調させる変調段階と、基準信号が入力され、基準信号を所定の時間遅延させた、タイミング信号を出力する遅延段階と、遅延段階における遅延量を測定する遅延量測定段階とを備えることを特徴とするタイミング発生方法を提供する。

【0019】

第3の形態において、遅延量測定段階において測定した遅延量に基づいて、遅延段階における遅延量を制御する、制御段階を更に備えてよい。また、遅延量測定段階は、タイミング信号を遅延段階における入力にフィードバックする信号帰還段階を有し、遅延量測定段階は、信号帰還段階が遅延段階に、タイミング信号をフィードバックすることによって発振する発振信号の周波数を測定し、測定した発振信号の周波数に基づいて遅延段階の遅延量を算出してもよい。

【0020】

尚、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又、発明となりうる。

【0021】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0022】

図3は、本発明に係るタイミング発生器200の構成の一例を示す。タイミング発生器200は、基準信号発生部10、変調部30、制御部16、選択部12、可変遅延回路部14、遅延量測定部40を備える。

【0023】

基準信号発生部10は、所定の周波数の基準信号を発生する。当該基準信号は

、変調部30を介して選択部12及び制御部16に入力される。変調部30は、基準信号発生部10が発生した基準信号の周波数を変調させる。変調部30は、当該基準信号の周波数を所定の時間連続して変調させることが好ましい。変調部30は、周波数を変調させた基準信号を、制御部16及び選択部12に供給する。また、タイミング発生器200が例えば半導体試験装置に用いられる場合、基準信号発生部10は、変調部30を介して、可変遅延回路部14を含む他の回路（図示せず）に基準信号を供給してもよい。例えば、タイミング発生器100が半導体試験装置に用いられる場合、基準信号発生部10は、半導体試験装置の他の装置にも、周波数を変調させた基準信号を供給する。選択部12は、供給された基準信号と波形整形回路32が出力する信号のいずれかを選択して、可変遅延回路14に供給する。制御部16は、供給された基準信号に基づくタイミングで、可変遅延回路14の遅延量を制御する。可変遅延回路部14は、供給された基準信号を所定の時間遅延させた、タイミング信号を出力する。また、制御部16は、可変遅延回路部14が、受け取った信号に対し、所定の遅延量を生成するように制御する。

【0024】

遅延量測定部40は、可変遅延回路部14が生成する遅延量を測定する。遅延量測定部40は、周波数カウンタ18と、信号帰還部50を有する。信号帰還部50は、波形整形回路32を有する。遅延量測定部40が、可変遅延回路部14の遅延量を測定する場合、測定部12は経路Bを選択し、可変遅延回路部14と、信号帰還部50によりループを形成する。信号帰還部50には、スタートパルスが入力される。スタートパルスは、例えば、1つのパルスを有する信号である。信号帰還部50に入力されたスタートパルスは、波形整形回路及び選択部12を介して可変遅延回路部14に入力される。可変遅延回路部14は、入力されたスタートパルスを所定の時間遅延させて、信号帰還部50に出力する。出力されたスタートパルスは、信号帰還部50及び選択部12を介して可変遅延回路部14の入力にフィードバックされる。このフィードバックを繰り返すことにより、可変遅延回路部14及び信号帰還部50を有するループを周回する発振信号が生成される。

【0025】

周波数カウンタ18は、可変遅延回路部14及び信号帰還部50を有するループにおける発振信号の所定の時間内の周回数をカウントする。測定した当該発振信号の周回数に基づいて、可変遅延回路部14の遅延量を算出する。本発明によるタイミング発生器200は、当該基準信号の周波数を変調することにより、当該基準信号によるノイズの影響を蓄積することを防ぐことができるため、当該基準信号の周波数を変調することにより、可変遅延回路部14が生成する遅延量を精度良く算出することが可能である。当該発振信号全体として、当該基準信号によるノイズの影響を除去することができる。以下、基準信号の周波数を変調した場合の、当該発振信号の周期について例を挙げて説明する。

【0026】

図4は、基準信号の周波数を変調した場合の、発振信号の周期の一例についての説明図である。図4(a)は、基準信号発生部10が、変調部30を介して供給する基準信号を示す。基準信号発生部10は、周期T₄の矩形波信号を発生し、変調部30は、基準信号発生部10が発生した矩形波信号の周波数を変調して出力する。本実施例において、基準信号発生部10が発生する基準信号の周期は、T₄から任意の微小時間を増減した周期とする。

【0027】

図4(b)は、基準信号によるノイズの一例を示す。ノイズの周期は、基準信号の周期と同一である。図4(c)は、ノイズの影響を無視した場合における、スタートパルスによる発振信号を示す。矩形波44cは、スタートパルスによる矩形波である。一例として、矩形波44cと基準信号の矩形波の1つが同期しているものとする。図4(c)に示される発振信号の周期は、可変遅延回路部14の遅延量T₅とほぼ等しい。

【0028】

図4(d)は、図4(c)に示した発振信号に、図4(b)に示したノイズが重畠された信号を示す。矩形波44dは、可変遅延回路部14により遅延され、矩形波46dとなる。矩形波44dと矩形波46dとの周期は、ノイズの影響により、遅延量T₅から、基準信号の周期T₄にわずかにシフトした値となる。矩

形波46dは、波形整形回路32により整形され図4（e）に示すような矩形波46eとなる。図4（e）は、図4（d）に示した信号を整形した信号を示す。矩形波46eは、可変遅延回路部14により遅延され、矩形波48dとなる。本発明によるタイミング発生器200は、基準信号の周波数を変調しているので、矩形波48dのタイミングと、基準信号によるノイズのタイミングとをずらすことができる。そのため、矩形波46dと矩形波48dとの周期は、基準信号によるノイズの影響を受けず、可変遅延回路部14における遅延量T₅と同一となる。また、矩形波48d以降についても同様である。つまり、ある矩形波において、ノイズの影響を受け、周期がT₅と異なる値をとっても、次の矩形波では、ノイズの影響を受けず、周期は可変遅延回路部14の遅延量T₅と等しい値となる。また、複数の矩形波において、ノイズの影響を受け、その間周期がT₅と異なる値をとる場合であっても、ノイズの周期を変調するので、発振信号に影響を与えないタイミングでノイズが発生し、発振信号の周期は可変遅延回路部14の遅延量T₅に修正される。よって発振信号全体の周期は、可変遅延回路部14の遅延量T₅と等しい周期となる。

【0029】

従来のタイミング発生器においては、基準信号の周期が一定であったため、基準信号の周期と、可変遅延回路部14の遅延量とが近い値である場合、一旦発振信号がノイズの影響をうけると、発振信号の周期は、基準信号の周期に吸い込まれてしまう。図3及び図4に関連して説明した、タイミング発生器200では、基準信号の周期を変調し、基準信号によるノイズの周期を変調させることにより、当該ノイズが発振信号に影響を与えるタイミングを変えている。当該ノイズが発振信号に影響を与えるタイミングを変えることにより、発振信号の周期が、基準信号の周期に吸い込まれることを防ぐことが可能となる。

【0030】

本例においては、基準信号発生部10が発生する基準信号によるノイズについて説明したが、他の例においては、タイミング発生器200は、他の原因によるノイズについて周波数を変調させる変調部を備えていてもよい。

【0031】

図5は、変調部30の構成の一例を示す。変調部30は、分周器32、分周器34、位相比較器36、増幅器38、重畠部40及び、電圧制御可変周波数発振器42を有する。

【0032】

分周期44は、基準信号発生部10（図3参照）から基準信号が入力され、入力された基準信号の周波数を $1/M$ 倍（Mは自然数）した信号を位相比較器36に供給する。位相比較器36は、2つの信号が入力され、2つの信号の位相差に基づいた電圧値の位相差信号を出力する。増幅器38は、位相差比較器36から出力された位相差信号を受け取り、所定の割合で増幅した信号を重畠部40に供給する。重畠部40は、増幅器38から受け取った信号に、所定の変調信号を重畠して、電圧制御可変周波数発振器42に供給する。重畠部40は、所定の時間連続して電圧値が変化する変調信号を位相差信号に重畠することが好ましい。電圧制御可変周波数発振器42は、重畠部40から受け取った信号の電圧値に基づく周波数を有する出力信号を出力する。分周期34は、電圧制御可変周波数発振器42が出力した出力信号を受け取り、出力信号の周波数を $1/N$ 倍（Nは自然数）した信号を位相差比較器36の入力にフィードバックする。

【0033】

本例において説明した変調部30によれば、入力される基準信号の周波数を変調した信号を出力することができる。重畠部40において重畠される変調信号は、例えば、正弦波、ホワイトノイズ等であってよい。変調部30から出力される出力信号の周波数は、変調部30に入力される基準信号の周波数を、 N/M 倍した周波数を基準として、微小な周波数範囲で変調する。変調部30から出力される信号は、タイミング発生器200以外の装置にも供給されるので、変調部30が出力する信号が変調される周波数範囲は、タイミング発生器200以外の装置の動作に影響を与えない範囲であることが好ましい。例えば、変調部30が信号の周波数を変調する周波数範囲に対応する周期は、数ピコ秒から数十ピコ秒であってよい。本発明によるタイミング発生器によれば、信号の周波数を数ピコ秒から数十ピコ秒程度変調させることで、タイミング発生器200以外の装置の動作にほとんど影響させずに、図1及び図2に関連して説明した吸い込み現象を防ぐ

ことが可能である。また、変調部30は、遅延量測定部40が、可変遅延回路部14の遅延量を測定する場合のみ、基準信号の周波数を変調してもよい。

【0034】

図6は、半導体デバイスの良否を判定する半導体試験装置300の構成の一例を示す。半導体試験装置300は、パターン発生器60、波形整形器62、信号入出力部66、判定部68及び、タイミング発生器200を備える。パターン発生器60は、所定の周波数の基準信号及び、半導体デバイス64を試験する試験信号を発生する。パターン発生器60は、所定の周波数の基準信号をタイミング発生器200に供給し、試験信号を波形整形器62に供給する。タイミング発生器200は、図3から図5に関連して説明したタイミング発生器200と、同一又は同様の機能及び構成を有してよい。この場合、図3から図5に関連して説明したタイミング発生器200の基準信号発生部10は、パターン発生器60から受け取った基準信号を、そのまま変調部30に供給する。

【0035】

タイミング発生器200は、受け取った基準信号を所定の時間遅延させたタイミング信号を波形整形器62、信号入出力部66及び、判定部68に供給する。波形整形器62、信号入出力部66、判定部68に供給されるタイミング信号は、それぞれ別のタイミング信号であってよい。波形整形器62は、受け取った試験信号を整形し、受け取ったタイミング信号に基づくタイミングで、信号入出力部66に供給する。信号入出力部66は、波形整形器62から受け取った試験信号を、受け取ったタイミング信号に基づくタイミングで半導体デバイス64に入力する。また、信号入出力部66は、半導体デバイス64が、入力された試験信号に基づいて出力する信号を受け取り、判定部68に入力する。判定部68は、信号入出力部66から受け取った信号に基づいて半導体デバイス64の良否を判定する。判定部68は、パターン発生器60が発生する試験信号に基づく期待値と、信号入出力部66から受け取る信号とを比較し、半導体デバイス64の良否を判定してよい。また、パターン発生器60は、発生する試験信号に基づく期待値を判定部68に供給してよい。

【0036】

本例において説明した半導体試験装置300によれば、精度のよいタイミング信号を発生でき、当該タイミング信号に基づいて半導体デバイス64の試験を行うので、精度のよい試験を行うことが可能となる。

【0037】

図7は、本発明にかかるタイミング発生方法のフローチャートを示す。本タイミング発生方法は、基準信号を所定の時間遅延させた、タイミング信号を発生する。基準信号発生段階は、所定の周波数の基準信号を発生する（S100）。基準信号は、図3から図5に関連して説明した基準信号発生部10を用いて発生されてよい。遅延段階は、基準信号が入力され、基準信号を所定の時間遅延させたタイミング信号を出力する（S102）。基準信号は、図3から図5に関連して説明した可変遅延回路部14を用いて所定の時間遅延されてよい。

【0038】

遅延量測定段階は、遅延段階における遅延量を測定する（S104）。遅延段階における遅延量は、図3から図5に関連して説明した遅延量測定部40を用いて測定されてよい。制御段階は、遅延量測定段階において測定した遅延量に基づいて、遅延段階における遅延量を制御する（S106）。遅延段階における遅延量は、図3から図5に関連して説明した制御部16を用いて制御されてよい。

【0039】

また、遅延量測定段階は、タイミング信号を遅延段階における入力にフィードバックする信号帰還段階を有してもよい。遅延量測定段階は、信号帰還段階が遅延段階にタイミング信号をフィードバックすることによって発振する発振信号の周波数を測定し、測定した発振信号の周波数に基づいて遅延段階の遅延量を算出する。タイミング信号は、図3から図5に関連して説明した信号帰還部50を用いて遅延段階にフィードバックされてよい。

【0040】

以上説明したタイミング発生方法によれば、図3から図5に関連して説明したタイミング発生器と同様に、遅延段階における基準信号の遅延量を精度よく測定することが可能となり、遅延段階における遅延量を精度よく制御することが可能となる。

【0041】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることが可能であることが当業者に明らかである。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0042】

【発明の効果】

上記説明から明らかなように、発生するタイミング信号のタイミングを精度よく制御することが可能となる。また、半導体試験装置300においては、タイミング信号のタイミングを精度よく制御することができるので、半導体デバイスの良否を精度よく判定することが可能となる。

【図面の簡単な説明】

【図1】 従来のタイミング発生器100の構成を示す。

【図2】 従来のタイミング発生器100における、吸い込み現象を説明する。(a)は、基準信号の一例を示す。(b)は、ノイズの一例を示す。(c)は、ノイズの影響を無視した発振信号の一例を示す。(d)は、ノイズの影響を受けた発振信号の一例を示す。(e)は、整形された発振信号の一例を示す。

【図3】 本発明におけるタイミング発生器200の構成の一例を示す。

【図4】 タイミング発生器200が発生する発振信号の周期の一例を示す。(a)は、基準信号の一例を示す。(b)は、ノイズの一例を示す。(c)は、ノイズの影響を無視した発振信号の一例を示す。(d)は、ノイズの影響を受けた発振信号の一例を示す。(e)は、整形された発振信号の一例を示す。

【図5】 変調部30の構成の一例を示す。

【図6】 本発明における半導体試験装置300の構成の一例を示す。

【図7】 本発明におけるタイミング発生方法のフローチャートを示す。

【符号の説明】

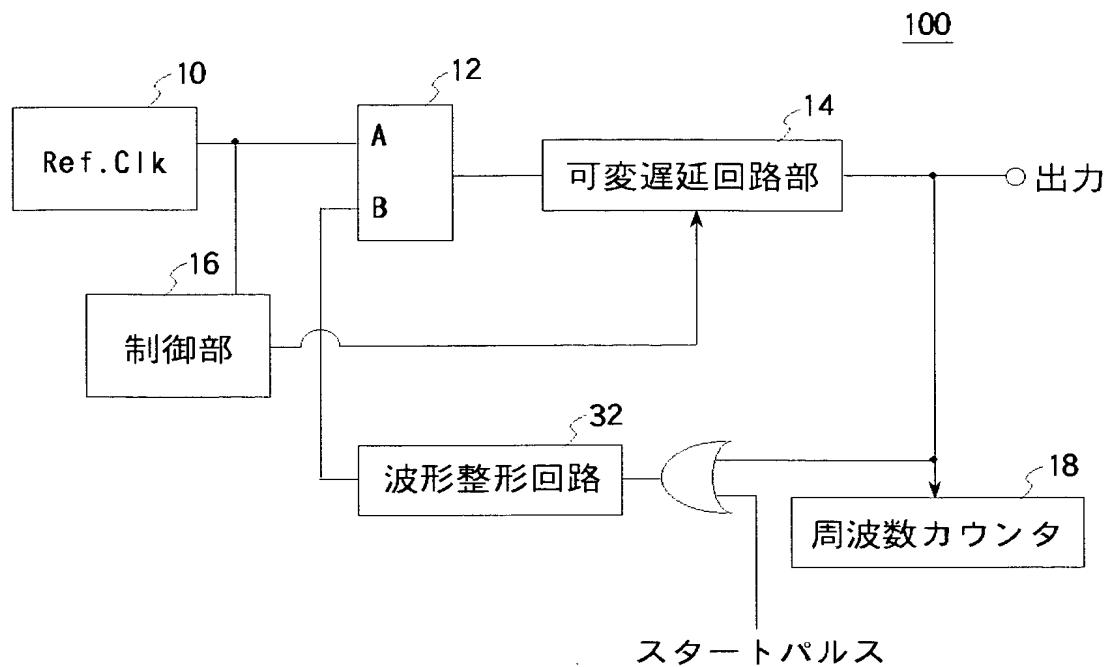
10・・・基準信号発生部、12・・・選択部

14・・・可変遅延回路部、16・・・制御部

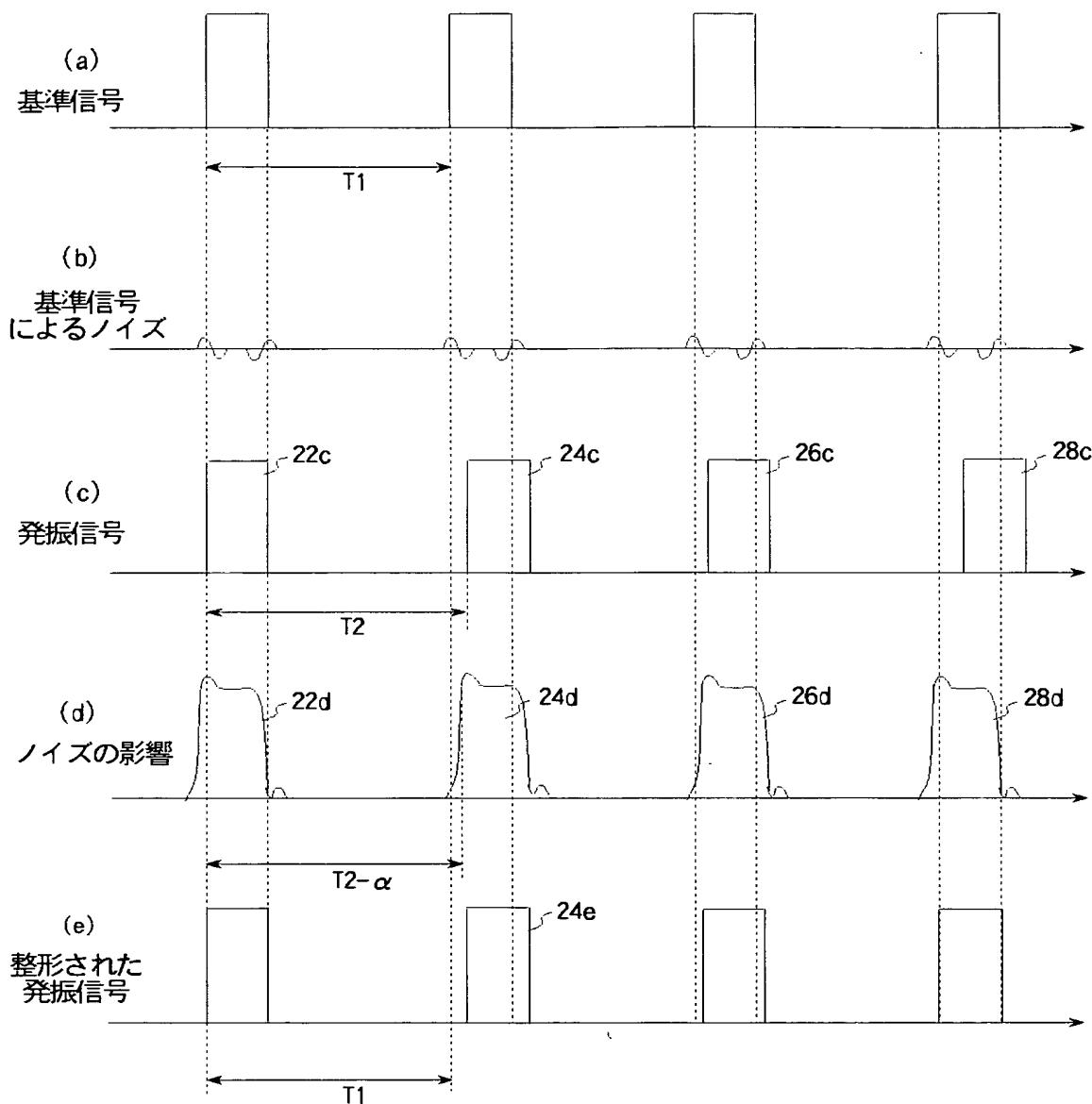
18 . . . 周波数カウンタ、 32 . . . 波形整形回路
34 . . . 分周期、 36 . . . 位相比較器
38 . . . 増幅器、 40 . . . 遅延量測定部
42 . . . 電圧制御可変周波数発振器、 44 . . . 分周期
50 . . . 信号帰還部、 60 . . . パターン発生器
62 . . . 波形整形器、 64 . . . 半導体デバイス
66 . . . 信号入出力部、 68 . . . 判定部
100 . . . タイミング発生器、 200 . . . タイミング発生器
300 . . . 半導体試験装置

【書類名】 図面

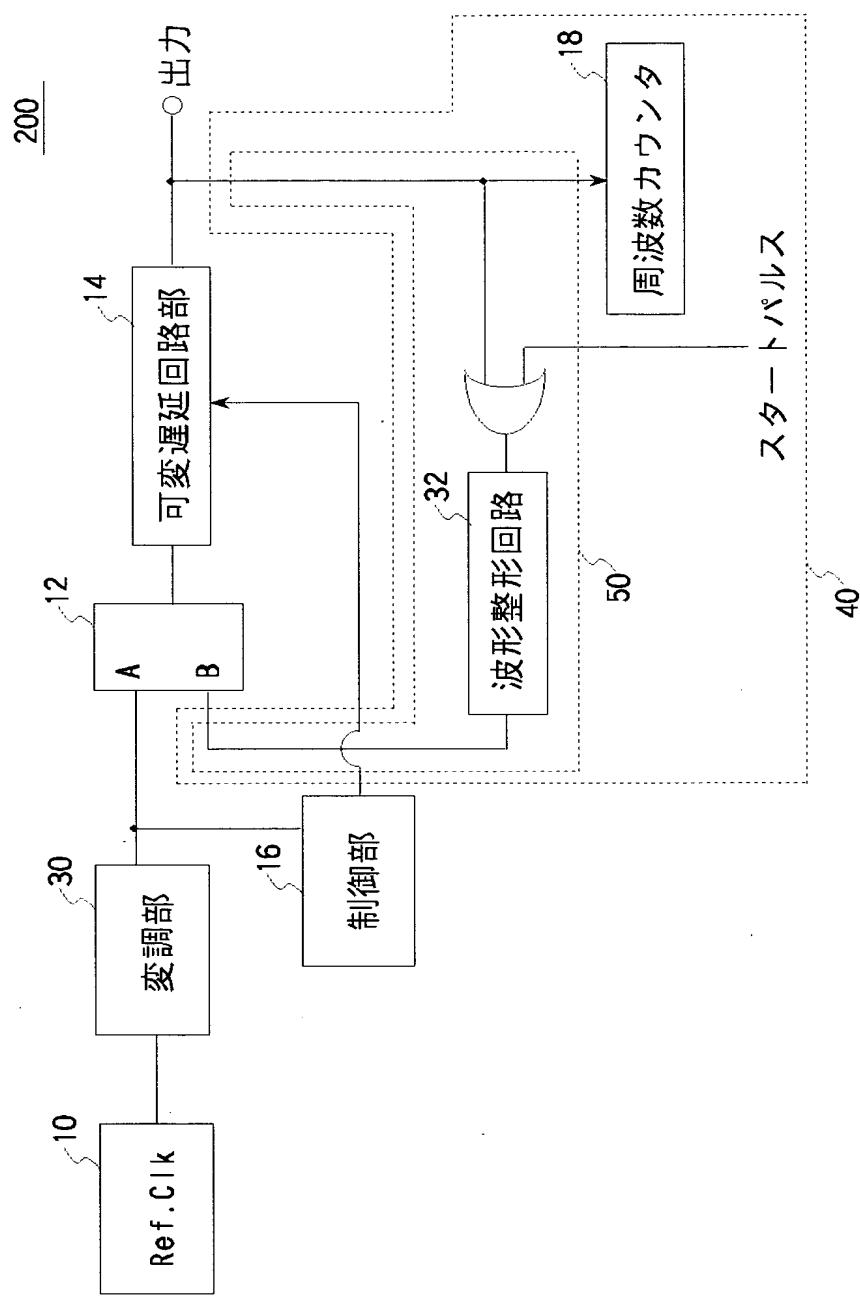
【図 1】



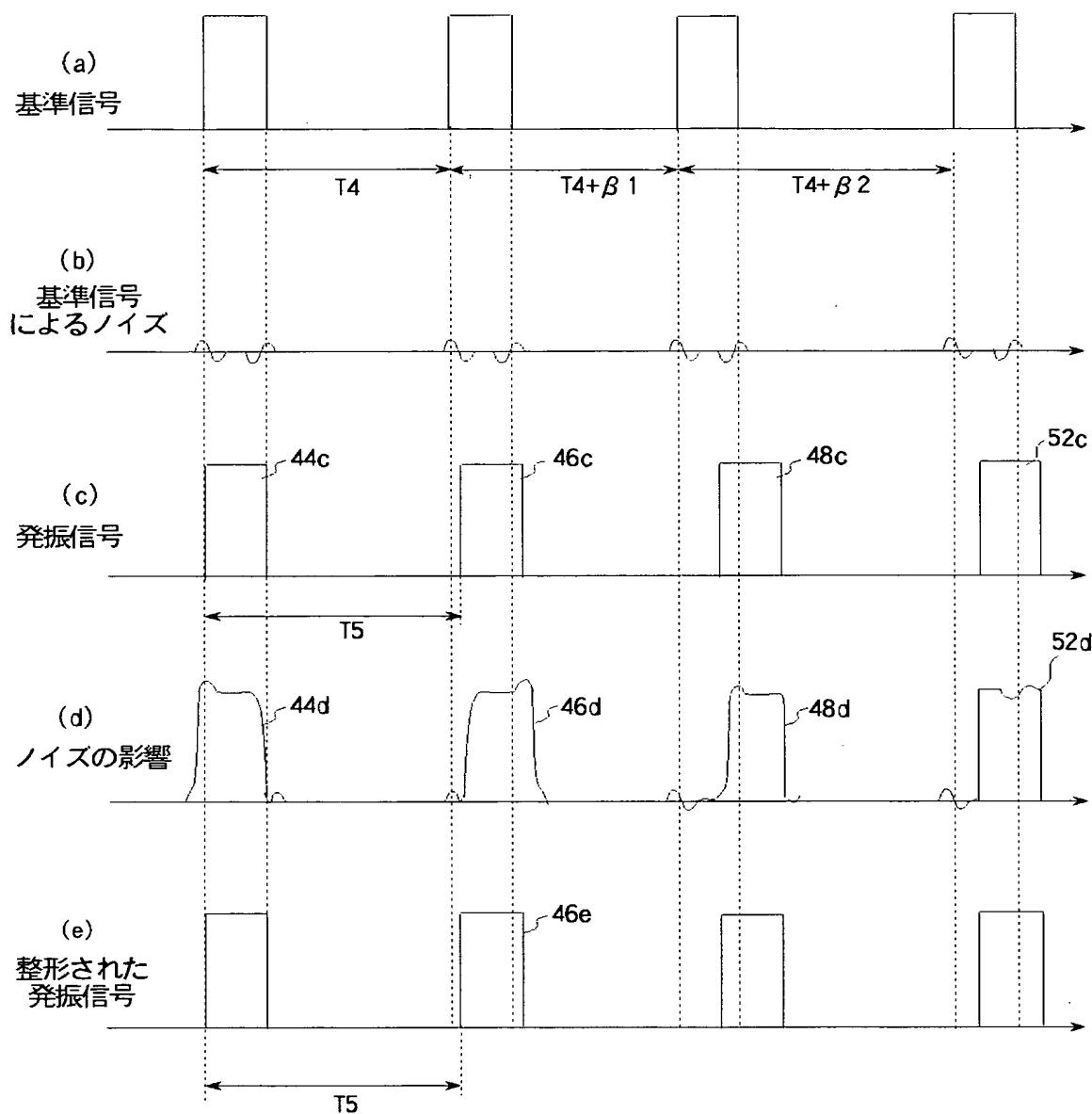
【図2】



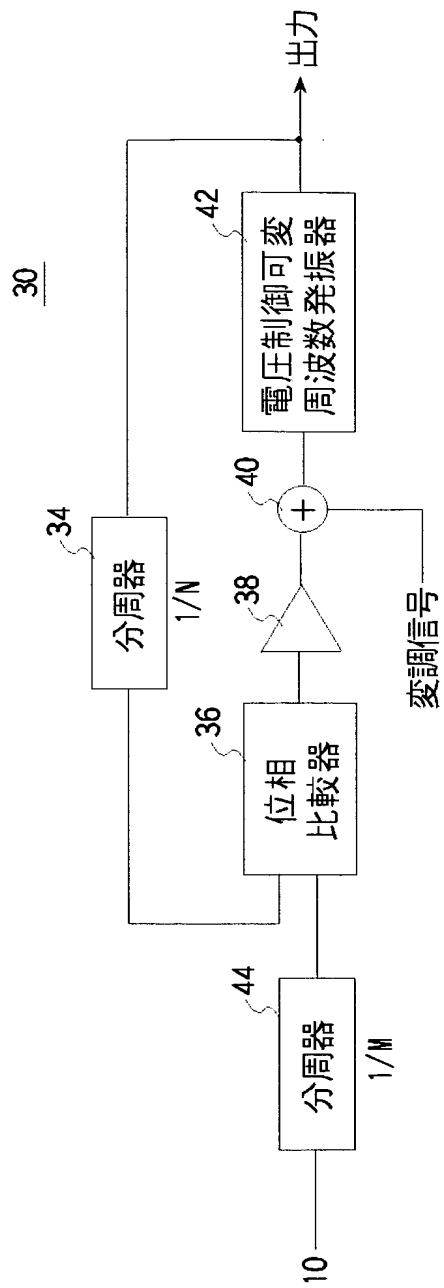
【図3】



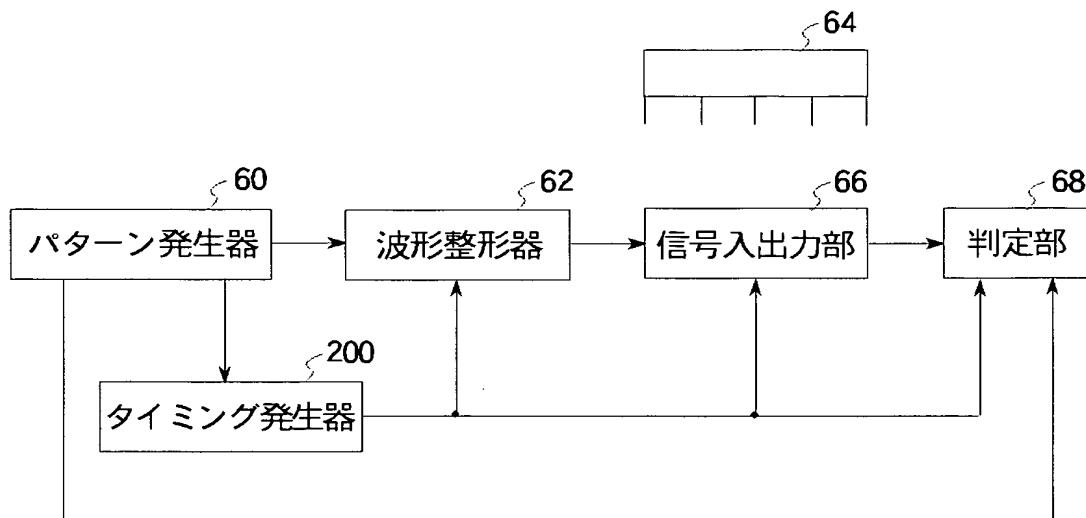
【図4】



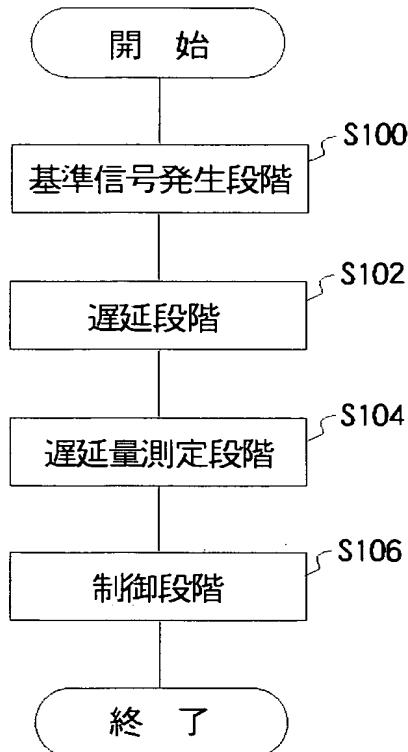
【図5】



【図6】

300

【図7】



【書類名】 要約書

【要約】

【課題】 遅延量を精度よく測定し、遅延量が精度よく制御されたタイミング信号を発生するタイミング発生器、半導体試験装置、及びタイミング発生方法を提供する。

【解決手段】 所定の周波数を発生する基準信号発生部と、基準信号を所定の時間遅延させたタイミング信号を出力する可変遅延回路部と、可変遅延回路部の遅延量を測定する遅延量測定部とを備え、遅延量測定部が測定した遅延量に基づいて可変遅延回路部の遅延量を制御するタイミング発生器において、基準信号の周波数を微小周波数範囲で連続的に変調させることにより、遅延量測定部が精度よく可変遅延回路部の遅延量を測定することができる。また、測定した遅延量に基づいて可変遅延回路部の遅延量を制御することにより、精度よく遅延されたタイミング信号を発生することが可能となる。

【選択図】 図3

特願 2001-326500

出願人履歴情報

識別番号 [390005175]

1. 変更年月日 1990年10月15日

[変更理由] 新規登録

住 所 東京都練馬区旭町1丁目32番1号

氏 名 株式会社アドバンテスト